

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開  
⑫ 公開特許公報 (A) 昭58—184647

⑬ Int. Cl.<sup>3</sup> 識別記号 庁内整理番号 ⑭ 公開 昭和58年(1983)10月28日  
G 06 F 5/06 7230—5B  
3/00 1 0 1 7165—5B  
発明の数 1  
審査請求 有

(全 3 頁)

⑮ データ転送方式

⑯ 特 願 昭57—66884  
⑰ 出 願 昭57(1982)4月21日  
⑱ 発 明 者 伊吹靖彦

川崎市中原区上小田中1015番地  
富士通株式会社内  
⑲ 出 願 人 富士通株式会社  
川崎市中原区上小田中1015番地  
⑳ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

データ転送方式

2. 特許請求の範囲

データバッファメモリを持ち上位装置よりデータの転送を受ける下位装置に於て、NバイトのレジスタM個とLビットのカウント2個と下位装置の状況レジスタ1個とを設け、データの転送をN×Mバイトローカルバーストで行ない、データバッファメモリの記憶領域の残りがN×M—1バイト以下となった場合、1バイト毎にデータを転送し該データバッファメモリの記録完了によりデータ転送を終了することを特徴とするデータ転送方式。

3. 発明の詳細な説明

(a) 発明の技術分野

本発明はデータバッファメモリを有する下位装置が上位装置よりデータを該データバッファメモリにバイト単位で転送を受ける方式に係り、特にデータ転送速度を高速で行なうデータ転送方式に

関する。

(b) 従来技術と問題点

データバッファメモリを有する下位装置例えば入出力装置は上位装置例えばマルチプレクサチャネルよりデータの転送を受ける場合、データ要求のビットを立て上位装置にデータの転送を要求し、上位装置は該データ要求のビットを見てデータを1バイトずつ転送するが、1バイト転送するたびにそれで転送終了かどうかチェックをしている。このデータ転送方式はバイトマルチプレクサモードと言われるが1バイト転送する毎に転送終了をチェックしているためデータ転送速度が遅いと言う欠点がある。

(c) 発明の目的

本発明の目的は上記欠点をなくするため、従来の1バイト毎のデータ転送をN×Mバイトまとめて転送するN×Mバイトローカルバーストで行ない、データバッファメモリの残りの記憶領域がN×M—1バイト以下となったら1バイト毎にデータを転送し該データバッファメモリの記録完了により

データ転送を終了することでデータ転送速度を向上させ、延いてはシステムの効率も向上させることにある。

#### (d) 発明の構成

本発明の構成はNバイトのレジスタM個とLビットのカウンタ2個と下位装置の状況レジスタ1個とを設け、データの転送をN×Mバイトローカルバーストで行ない、データバッファメモリの記憶容量の残りがN×M-1バイト以下となった事を検出すると1バイト毎のデータ転送に切替えてデータバッファメモリの記録完了によりデータ転送を終了するようにしたものである。

#### (e) 発明の実施例

図は本発明の一実施例を示す回路のブロック図でNが4、Mが1、Lが2の場合を示す。制御部10は上位装置11よりデータ転送を受ける場合下位装置の状況レジスタ1のDRQビットを"1"としてデータ転送を要求する。上位装置11は下位装置の状況レジスタ1のDRQビットが"1"となった事でデータ転送要求を知ると下位装置の状

制御部10は上記動作の繰り返し中にバイトカウンタ9の計数値よりデータバッファメモリ5の残り記憶領域が3バイト以下となった事を検出すると、フリップフロップ8をセットし下位装置の状況レジスタ1のLASTビットを"1"とする。上位装置11はLASTビットが"1"になった事を検知すると4バイト毎のデータ転送を1バイト毎のデータ転送に切替える。バイトカウンタ9はデータバッファメモリ5の記憶領域が1杯になり記録完了すると"0"となってフリップフロップ8をリセットし下位装置の状況レジスタ1のLASTビットを"0"とする。上位装置11はLASTビットが"1"より"0"に変わった事によりデータ転送完了を検出してデータ転送を終了する。

#### (f) 発明の効果

以上説明した如く本発明は従来のデータ転送方式であるバイトマルチプレクスモードに比しN×Mバイトまとめてデータの転送を行なうため転送速度が向上し、データバッファメモリの記憶領域がN×M-1バイト以下となった時転送データが

況レジスタ1のLASTビットをチェックし"0"の場合は、転送すべきデータが4バイト以上の時は4バイトを、それ以下の時はそれだけのバイト数のデータを4バイトレジスタ7へ送る。2ビットの番込みアドレスカウンタ2には該転送されたバイト数がセットされる。4バイトレジスタ7に入ったデータはマルチプレクサ6により1バイトづつ順にデータバッファメモリ5に番込まれるが制御部10はこのデータのバイト数を計数し2ビットの読出しアドレスカウンタ3にセットする。番込みアドレスカウンタ2と読出しアドレスカウンタ3の値が一致回路4により一致した事が制御部10に報告されると、制御部10は4バイトレジスタ7のデータのデータバッファメモリ5への番込み完了と判断し、下位装置の状況レジスタ1のDRQビットを再度"1"として上位装置11に次のデータ転送を要求する。上位装置11の転送すべきデータが4バイト以上の場合は上記の動作が繰り返され、3バイト以下の場合はデータ転送は終了する。

オーバーフローしない様に1バイト毎の<sup>1</sup>転送切替えるためデータの紛失を生ずることもなく、システムの効率を向上させ得るためその効果は大なるものがある。

#### 4. 図面の簡単な説明

図は本発明の一実施例を示す回路のブロック図である。

1は下位装置の状況レジスタ、2、3は2ビットのカウンタ、4は一致回路、5はデータバッファメモリ、6はマルチプレクサ、7は4バイトレジスタ、8はフリップフロップ、9はバイトカウンタ、10は制御部、11は上位装置である。

代理人 弁理士 松岡 宏四郎

